

Aplicación del microscopio electrónico de barrido al estudio de la estructura de las capas de los circuitos integrados

José Folgueras Méndez, Magali Estrada del Cueto, Instituto Central de Investigación Digital (ICID)

RESUMEN

En la fabricación de circuitos integrados se emplean diversos procesos tecnológicos sucesivos que producen una estructura formada por capas superpuestas de diferentes materiales.

Como resultado de los procesos de ataque químico se producen perfiles característicos en dichas capas, los cuales brindan una valiosa información que permite corregir los parámetros tecnológicos de los procesos de fabricación y analizar algunas de las causas y modos de fallo en los dispositivos terminados.

En este trabajo se describe la experiencia de los autores en la utilización del microscopio electrónico de barrido para estos fines. Igualmente se describen las técnicas y el equipamiento utilizados, ilustrándose su aplicación a circuitos específicos con alto nivel de integración. Se discuten los resultados obtenidos y se recomienda un método que permite obtener, de forma repetible, secciones transversales de una estructura multicapa para su estudio.

ABSTRACT

In the fabrication of integrated circuits several technological processes are used which produce a structure composed of superposed layers of different materials. As a result of chemical etches, characteristic edge profiles are produced in the layers. These profiles supply valuable information that allows to correct the values of the technological parameters during the fabrication and to analyze some of the failure modes in the fabricated devices.

In this work the experience of the authors on the use of the scanning electron microscope for these applications is dealt with.

The techniques and equipment used are described, referring their application to specific integrated circuits with a large scale of integration. The results are discussed and a method for obtaining cross-sections of multilayer structures is recommended.

INTRODUCCIÓN

El Microscopio Electrónico de Barrido -MEB- se ha convertido en un fuerte auxiliar del trabajo en el campo de la microelectrónica, en particular cuando se investigan circuitos integrados con alto nivel

de integración, en los cuales los transistores que los componen son de dimensiones reducidas.

La observación de estos dispositivos al microscopio óptico se ve limitada generalmente al empleo de

aumentos menores de 1000X, debido a la pérdida de foco por la poca profundidad de campo inherente a los grandes aumentos. Por ello, aún con al auxilio de la microfotografía, es difícil o imposible el estudio de las estructuras de estos dispositivos.

Una aplicación generalizada del MEB es la observación de superficies, extremadamente útil gracias a sus características para brindar una imagen que comunica al observador la sensación de profundidad y de permitir el empleo de grandes aumentos.

El empleo del MEB en los modos de contraste de voltaje^(1,2,3) y de corriente inducida por el haz electrónico (Electron Beam Induce Current -EBIC-) permite la observación de las uniones PN, transistores bipolares⁽⁴⁾ y transistores MOS⁽⁵⁾ en condiciones de operación, brindando nuevas posibilidades de

análisis a los especialistas.

La observación al MEB de circuitos integrados bajo condiciones dinámicas de operación es posible en la actualidad gracias al empleo de técnicas estroboscópicas⁽⁶⁾ que permiten observar los cambios de potencial de los puntos del circuito integrado, como función del tiempo.

El microscopio electrónico de barrido resulta también de gran valor en la observación de los perfiles de las capas de distintos materiales que crecen o se depositan durante el proceso de fabricación de un circuito integrado. En este trabajo se describen los métodos empleados por sus autores para observar secciones transversales de los dispositivos y detalles en la superficie de los mismos, discutiéndose los resultados obtenidos.

OBSERVACIÓN DE SUPERFICIES

La observación de superficies es, probablemente, la aplicación más antigua del MEB en el campo de la microelectrónica. Como es conocido, los circuitos integrados se recubren exteriormente con una capa protectora de vidrio fosfosilicatado o nitruro de silicio, protegiendo la superficie del circuito al dejar descubiertas sólo las áreas metálicas para la soldadura. Debido al carácter aislador de esta capa la observación de la superficie al MEB, sin ningún tratamiento previo de esta, puede dar lugar a imágenes ruidosas o falta de contraste, especialmente para los grandes aumentos.

Por ello es común depositar sobre la superficie una capa delgada de un metal noble, por ejemplo oro, lo que facilita su observación.

En ocasiones resulta conveniente remover determinadas capas para observar las estructuras subyacentes, para lo cual se emplean las soluciones químicas de ataque de uso común en microelectrónica. La remoción selectiva de las capas debe ser realizada de forma cuidadosa, con un control frecuente del

progreso en el proceso, empleando el microscopio óptico, si se desea obtener resultados satisfactorios.

En la figura 1 se muestra la superficie de una zona de la matriz de una memoria UVEPROM de 16 kbit, con la pasivación exterior sin recubrimiento adicional de oro, donde pueden observarse las conexiones de aluminio correspondientes a las líneas de bit y sus contactos con las celdas de memoria, mientras que en la figura 2 puede verse una celda de memoria UVEPROM empleada en una memoria comercial. En este caso se han eliminado todas las capas superiores, incluyendo el óxido de campo, y se muestran las dos compuertas de polisilicio superpuestas, separadas por óxido de silicio. El extremo derecho de la línea de polisilicio (línea de palabra) muestra las huellas del contacto aluminio-polisilicio que la unía eléctricamente al decodificador correspondiente. Se observa claramente el desnivel entre las distintas zonas de la superficie del silicio, debido a los procesos de oxidación empleados en la fabricación.

En la figura 3 se muestra un contacto silicio-polisilicio, después de eliminar el óxido de campo no cubierto por polisilicio y el óxido sobre las zonas difundidas.

La mayoría de las fotos mostradas en este trabajo se han obtenido empleando un MEB HITACHI H-3010, con una tensión de aceleración de 20 kv.

OBSERVACIÓN DE PERFILES ESTRUCTURALES

Durante la etapa de ajuste tecnológico y posteriormente, durante la etapa de fabricación, es necesario conocer el perfil de las estructuras formadas por las distintas capas, en un plano perpendicular a la superficie del dado de silicio. Ello permite conocer la magnitud del erosionado lateral y otros parámetros importantes de estos procesos, así como el perfil de cada una de las diferentes capas de la estructura, lo que también resulta imprescindible para complementar un análisis de los fallos en los circuitos fabricados.

Para la observación de los per-

files, en este trabajo se empleó un soporte especialmente diseñado con este fin, cuyas características pueden apreciarse en la figura 4. El soporte, elaborado en aluminio, permite la observación de muestras en la forma convencional, colocadas en la cara 1 ó de perfiles en muestras colocadas sobre las caras 2 ó 3. En estos dos últimos casos es posible la observación de perfiles en una dirección perpendicular al corte realizado en la estructura, facilitándosele al operador el ajuste de la posición adecuada para obtener una imagen satisfactoria.

PREPARACIÓN DE LAS MUESTRAS PARA LA OBSERVACIÓN DE PERFILES ESTRUCTURALES

Existen dos métodos generales para obtener secciones del dado bajo investigación, en un plano perpendicular a su superficie; el primero es el tradicional método de pulido y el segundo consiste en producir un clivaje en el dado a lo largo de la dirección deseada.

El proceso de pulido debe ser realizado con extremo cuidado, para no producir rayaduras en la superficie pulida que dificulten su análisis posterior. Cuando se trate de obleas con circuitos integrados en los cuales no se han concluido todos los procesos tecnológicos de fabricación, puede emplearse el método propuesto por Meiren y Kamins (7). Estos autores reportan el empleo de capas gruesas de polisilicio con un espesor de hasta 100 μm , depositadas sobre la superficie de interés para protegerla durante el proceso de pulido y evitar que sufra daños mecánicos. Sin embargo, si

se trata de analizar circuitos fabricados y encapsulados, el método puede resultar engorroso dadas las pequeñas dimensiones del dado.

En un trabajo reciente, Wilson⁽⁸⁾ reporta el empleo de un láser para lograr el clivaje del dado bajo investigación por la dirección deseada. Esto brinda la posibilidad de seleccionar con precisión la zona del corte, al mismo tiempo que se produce una superficie limpia después de la fractura, según se plantea en la referencia citada. Este autor señala además que una superficie muy fracturada atrapa carga eléctrica del haz de electrones de barrido y oscurece la imagen.

Los autores del presente trabajo han empleado dos métodos para el análisis de las muestras:

1. Pulido mediante un dispositivo especial

2. Clivaje desde la superficie del dado empleando una cuchilla de acero para inducir la fractura.

A continuación se resumirá lo referente al empleo de estos dos métodos. Para el pulido se diseñó el dispositivo mecánico mostrado en la figura 5a, en el cual el dado a biselar es "emparedado" empleando una cera de bajo punto de fusión. En la figura 5b se ha representado el dispositivo de la figura 5a colocado en el soporte de pulido y en la figura 5c se muestra un detalle del montaje.

El proceso se inicia puliendo en una pulidora mecánica provista de papel abrasivo N^o 800 y se termina puliendo manualmente sobre un vidrio plano, empleando agua como lubricante. Es necesario prestar especial cuidado a la limpieza del proceso de pulido, empleando agua abundante; aún así se pueden producir rayaduras difíciles de eliminar.

El principal inconveniente del método reside en mantener sin daños mecánicos la superficie a observar, pues esta tiende a desprender pequeños pedazos, del orden de 1 μm y mayores, haciendo que el corte a lo largo del dado no sea útil en toda su extensión.

Concluido el pulido se desmonta el dado y se limpia con los solventes adecuados para eliminar todo resto de cera, atacandose como se indica más adelante.

Para el clivaje se somete el dado a un desbastado por su cara posterior, para obtener un espesor final de 100 μm o menor, seguido de una buena limpieza mecánica de la superficie empleando solución detergente y un cepillo suave; el enjuague frecuente durante el proceso ayuda a mantener un grado de limpieza adecuado. El clivaje se efectúa con una cuchilla de acero de borde agudo, orientándola bajo el microscopio óptico, desde el borde superior del dado. La figura 6 permite observar la zona del clivaje de una matriz semejante a la mostrada en la figura 1. Se distinguen claramente dos estructuras enterradas (primer plano) formadas por las dos compuertas de polisili-

licio de la celda de memoria.

Después que el dado ha sido biselado o clivado, la superficie de interés se ataca en una solución de $\text{HF}:\text{HNO}_2 : \text{H}_2\text{O}$ en la proporción 1:50:40, bajo la iluminación normal del laboratorio. De esta forma se produce un ataque selectivo dependiendo de la naturaleza del material (silicio P o N, polisilicio, SiO_2 , etc.) y se aumenta el contraste entre las distintas capas.

Los autores han encontrado que los mejores resultados se obtienen con cortes frescos, atacados poco después de realizado éste, siendo superior por los resultados obtenidos el método del clivaje. Un tiempo de ataque de treinta segundos a un minuto es suficiente para obtener buenos resultados. En la figura 7 se muestra un clivaje de una celda de memoria UVEPROM 2716, mantenido un minuto en la solución de ataque, observándose los perfiles de las compuertas de polisilicio superpuestas, la pasivación interna de vidrio fosfosilicatado, las zonas difundidas de la fuente y el drenaje y la longitud efectiva del canal. En las compuertas de polisilicio se observa el tamaño de los granos de este material, mayor para la compuerta inferior debido a que ha sufrido más procesos de alta temperatura y a la presencia de exceso de fósforo durante su oxidación⁽⁹⁾ para producir el óxido de silicio que la separa de la compuerta superior.

En la figura 8 se muestra el extremo de las dos compuertas situadas sobre una zona con óxido de campo, fuera del área activa de la celda. La flecha señala un espacio vacío no relleno por el vidrio fosfosilicatado interno durante su fusión y reflujo.

Como última ilustración, en la figura 9 se muestra una zona donde el polisilicio está sobre el óxido de campo. El clivaje se trató un minuto en la solución de ataque. Se distinguen claramente las zonas de drenaje y fuente de dos celdas de memoria contiguas, el espesor del óxido de campo, la compuerta flotante y la línea de palabra de polisilicio. Son igualmente visibles la pasivación in-

terna de vidrio fosfosilicatado (en negro) y el espesor de la línea de aluminio que sirve como línea de bit. La profundidad de las juntas, el espesor del óxido de campo, la longitud del pico de pájaro y el espesor de las líneas de aluminio son fácilmente determinables a partir de la foto.

De las fotos procesadas se han obtenido los espesores de los diferentes óxidos de silicio empleados, que concuerdan dentro de un 10% con los valores obtenidos mediante mediciones convencionales, realizadas por métodos independientes.

CONCLUSIONES

Se han descrito dos métodos para obtener secciones transversales de las estructuras contenidas en un dado con circuitos integrados, ejemplificándolos con su aplicación a memorias UVEPROM. Se presenta un método que permite aumentar el contraste entre las capas presentes en el corte y hace posi-

ble la observación de estas en el microscopio electrónico de barrido. Se concluye que para obtener resultados repetibles es necesario disponer de cortes frescos, recomendándose el clivaje de las muestras por sus mejores características.

RECONOCIMIENTOS

Los autores agradecen a los compañeros Isidro Gazmury y Alberto Vidaurrázaga por la fabricación de los soportes para el MEB y a la Lic. Blanca Tormo y la Dra. Teresa Rodríguez por su asesoría en el manejo del microscopio electrónico del Instituto de Oncología y Radio-

biología. Al Lic. Augusto Pérez Reyes del CNIC se le deben dos de las fotos mostradas en el trabajo y al Lic. Luis D. Méndez del ICID su discusión acerca de cuestiones de interés durante el desarrollo de este trabajo.

BIBLIOGRAFÍA

1. Bindell, J.B., J.N. McGinn
Voltage contrast SEM observations with microprocessor-controlled device timing, Proc. Reliab. Physics Symp. pp. 55-58, 1979.
2. Beall, J.R. et al:
SEM techniques for the analysis of memory circuits, Proc. Reliab. Physics Symp., pp. 65-72, 1979.
3. Bart, J.J.
Scanning electron microscopy for complex microcircuit analysis, Proc. Reliab. Physics Symp., pp. 108-111, 1978.
4. Sorensen, R.H. et al:
Applications of the scanning electron microscope EBIC mode to semiconductor evaluation and failure analysis, Microelectronics Journal, 11, 1 pp. 19-25, 1980.
5. Kaitna, R.J. Wernisch
SEM analysis of the electrically active subsurface PN junctions in MOS configuration, Sol. State Technology, pp. 98-101, marzo 1982.
6. Takashima, S.
Stroboscopic scanning microscope, Jeol News, 20E, 2, pp. 10-16, 1982.
7. Meieren, E.S.; T.I. Kamins
High-resolution SEM observation of semiconductor device cross-sections, Sol. State Electronics, 16, 5, pp. 545-549, mayo 1973.
8. Wilson, C.L.
Scanning electron microscope measurements on short-channel MOS transistors, Solid State Electronics,

9. Irene, E.A. et al:
An electron microscope investigation of the effect of phosphorus doping.

on the plasma etching of polycrystalline silicon, J. Electrochemical Society, Sol. State Science and Tech., 128, 9, pp. 1971-1974, sept. 1981.

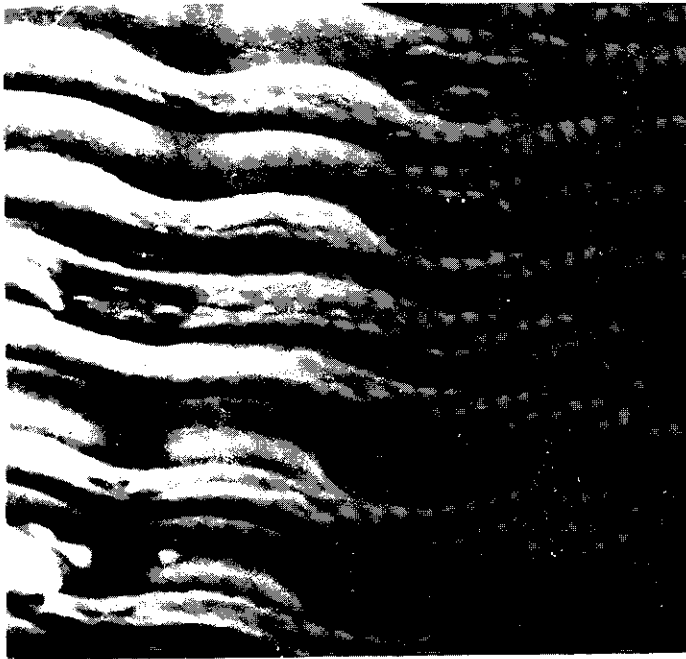


Figura 1.

Superficie de una zona de la matriz de una memoria UVEPROM de 16 kbit incluyendo la pasivación externa de vidrio fosfosilicatado. MEB Jeol 100 CX-2, 40 kV, 2250 X.

Figura 2.

Celda de memoria UVEPROM perteneciente a una memoria comercial. Se han eliminado todas las capas de óxido salvo en los lugares protegidos por la línea de polisilicio que se emplea como línea de palabra, visible en primer plano. MEB Hitachi H3010, 20 kV, 2000X, 50°.

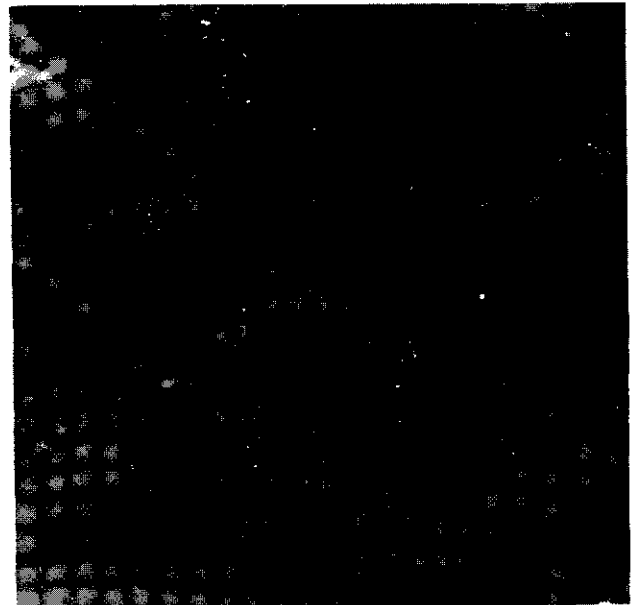


Figura 3.

Contacto silicio-polisilicio después de eliminado el óxido de campo. MEB Hitachi H-3010, 20 kV, 7500 X, 45°.



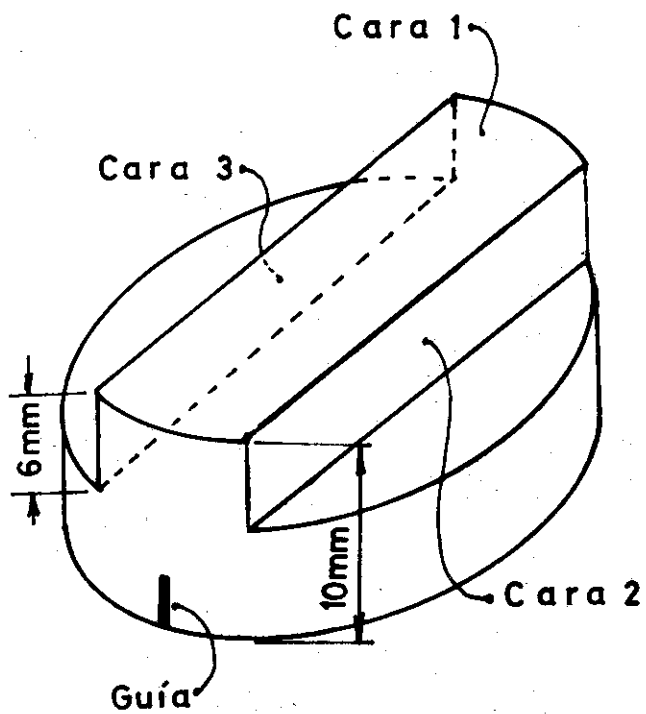


Figura 4. Soporte para la observación de muestras en el MEB Hitachi H-3010. El dibujo no está hecho a escala.

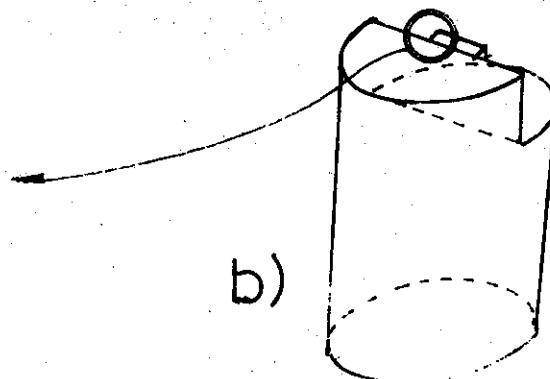
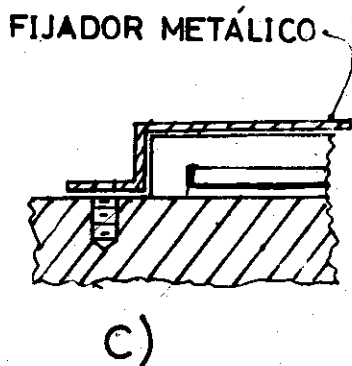
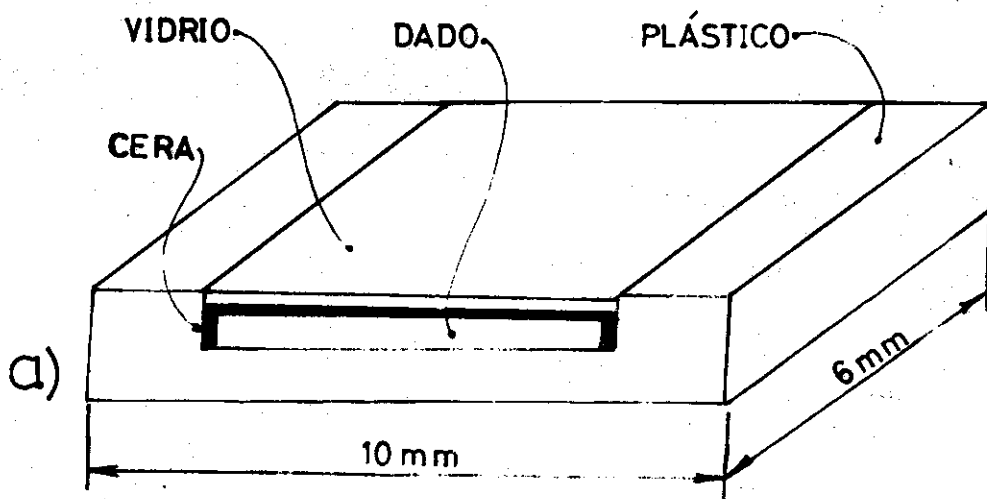


Figura 5. Montaje del dado que contiene el circuito integrado para el pulido. a) dispositivo para montar el dado, b) soporte de pulido con el dispositivo de la fig.5a) colocado en su posición, c) detalle del soporte y el dispositivo de montaje, donde se muestra el fijador metálico.

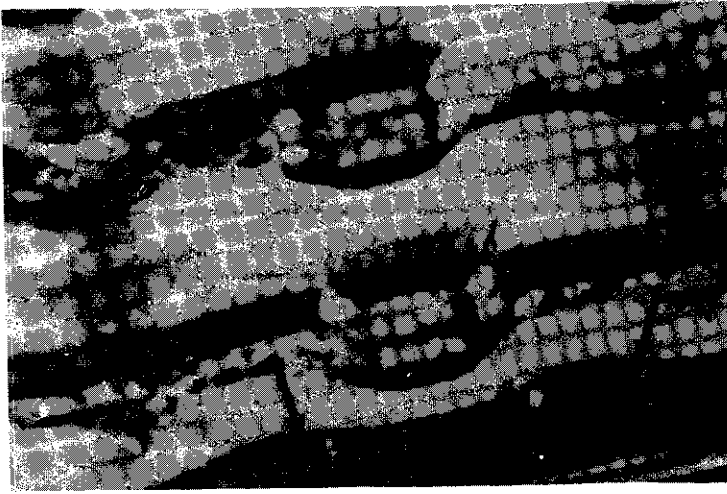


Figura 6.

Zona clivada de la matriz de una memoria EPROM semejante a la mostrada en la figura 1. Señaladas por las flechas se pueden ver las compuertas de dos celdas de memoria vecinas, enterradas bajo el vidrio fosfosilicatado. MEB Jeol 100 CX-2, 4 kV, 1830X.

Figura 7. Clivaje realizado a una celda de memoria EPROM 2716, mantenido un minuto en la solución de ataque referida en el texto del trabajo. 1 y 2: zonas difundidas del drenaje y la fuente, 3: compuerta flotante de polisilicio, 4: línea de palabra (polisilicio), 5: pasivación interna de vidrio fosfosilicatado. MEB Hitachi H-3010, 20 kV, 15 000 X.

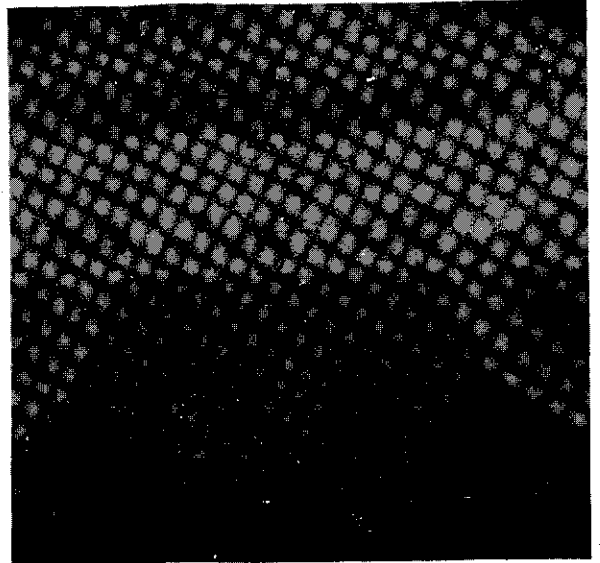


Figura 8. Extremo de las dos compuertas de la celda mostrada en la fig. 7, en una zona situada sobre el óxido de campo. La flecha señala un espacio vacío, no relleno con el vidrio fosfosilicatado durante el proceso de reflujo del mismo. Clivaje tratado un minuto en la solución de ataque. MEB Hitachi H-3010, 20 kV, 37 500 X.

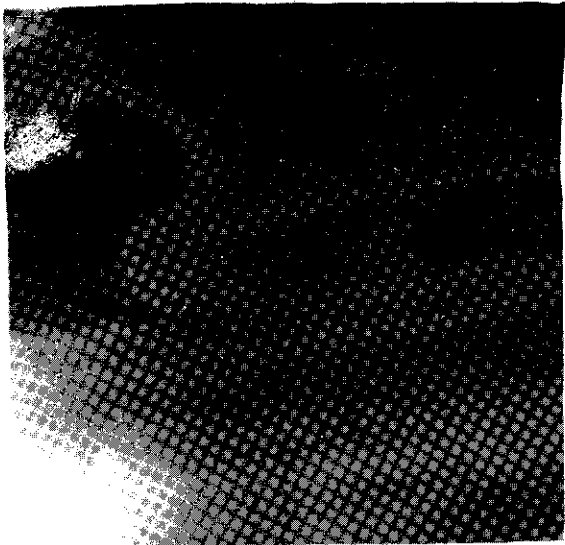


Figura 9. Línea de palabra y compuerta flotante de una celda de memoria sobre óxido de campo. 1 y 2: difusiones de drenaje y fuente de la celda inmediata, 3: óxido de campo, 4: vidrio fosfosilicatado, 5: aluminio (línea de bit), 6: línea de palabra, 7: compuerta flotante. Clivaje, un minuto de ataque, H3010, 20 kV, 3 750X.

